

DIALOG(R)File 352:DERWENT WPI
(c)1999 Derwent Info Ltd. All rts. reserv.

004291468

WPI Acc No: 85-118346/198520

XRAM Acc No: C85-051129

XRPX Acc No: N85-089053

Surface-protective film formation on cpd. semiconductor crystal - by
depositing metal atmos, e.g. aluminium, and oxidising with oxygen gas

Patent Assignee: AGENCY OF IND SCI & TECHNOLOGY (AGEN)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
JP 60057634	A	19850403	JP 83164229	A	19830908		198520 B

Priority Applications (No Type Date): JP 83164229 A 19830908

Patent Details:

Patent	Kind	Lan	Pg	Filing Notes	Application	Patent
JP 60057634	A		3			

Abstract (Basic): JP 60057634 A

Metallic atoms (e.g., Al, etc.) are adhered to the surface of a
cpd. semiconductor crystal (e.g. GaAs) to form an Al thin film of
thickness about 50 Angstromsoe on the surface in an aluminium vapour
deposition cell. High-purity oxygen gas is then introduced into an
insulating treatment chamber to form Al₂O₃ film on the surface of the
crystal kept at about 500 deg.C.

USE/ADVANTAGE - Method effectively and advantageously forms a
strong protective insulating metal film free of damage on the surface
of cpd. semiconductor crystals. The life of semiconductor lasers and
light receiving elements can be greatly lengthened. The interface level
density of the film is improved from 10^{12} to 10^{11} cm⁻² ev⁻¹.

1/2

Title Terms: SURFACE; PROTECT; FILM; FORMATION; COMPOUND;
SEMICONDUCTOR; CRYSTAL; DEPOSIT; METAL; ATMOSPHERE; ALUMINIUM;
OXIDATION; OXYGEN; GAS

Derwent Class: L03; M13; U11

International Patent Class (Additional): C23C-008/10; C23C-014/14;
H01L-021/31

File Segment: CPI; EPI

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭60-57634

⑫ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和60年(1985)4月3日

H 01 L 21/314
// C 23 C 8/10
14/14

7739-5F
8218-4K
7537-4K

審査請求 有 発明の数 1 (全3頁)

⑭ 発明の名称 表面保護膜形成方法

⑮ 特 願 昭58-164229

⑯ 出 願 昭58(1983)9月8日

⑰ 発 明 者 鳥 飼 俊 敬 東京都港区芝5丁目33番1号 日本電気株式会社内
⑱ 発 明 者 西 田 克 彦 東京都港区芝5丁目33番1号 日本電気株式会社内
⑲ 出 願 人 工 業 技 術 院 長

明 細 書

発明の名称 表面保護膜形成方法

特許請求の範囲

結晶表面上に高真空中で金属原子を付着せしめた後、反応性ガスに晒すことにより、該付着金属を絶縁物に変化せしめる工程を有する事を特徴とする表面保護膜形成方法。

発明の詳細な説明

本発明は半導体素子の表面保護膜や表面安定化膜に関するものである。

シリコン半導体素子ではCVD法で形成される二酸化シリコン膜が極めて安定な表面保護膜として働くため高い信頼性が得られている。一方、受光・発光デバイスとして最近、開発が盛んになっている化合物半導体ではこの様な信頼性の高い表面保護膜を得る事が難しく、半導体レーザや受光素子の長寿命化を計る上で大きな課題となってい

た。例えばALG&A₃半導体レーザでは共振器を形成する結晶端面がレーザ光によって酸化が促進され非発光再結合中心が徐々に増大する事により素子劣化が起る。このため端面の酸化を防止するためアルミナ膜や二酸化シリコン膜で表面を保護する対策が講じられている。しかしこれらの絶縁膜は通常スパッタ法で形成されるため結晶表面膜が損傷し、ここに非発光再結合中心が発生する問題があった。この様な欠陥を導入し易いスパッタ法に代るものとして陽極酸化法も検討されている。この方法では結晶面にアルミニウムを蒸着した後、大気中に取り出し電解液中に浸し材料に電圧を印加する事によりアルミニウムを酸化させるもので前述の様な結晶表面膜の損傷は回避されるものの結晶と酸化膜との界面には欠陥が多く又酸化膜の品質も不完全なため信頼性は確立されていない。

本発明はこの様な欠点を除去し、特に化合物半導体素子に適用して信頼性の高い表面保護膜の形成法を提供するもので高真空中で金属原子を付着せしめた後、反応性ガスに晒すことにより、該付

着金属を絶縁物に変化せしめる事を特徴とする。
この工程では必要に応じて化学変化を促進せしめるために試料を加熱する事も有効である。また本工程で形成する絶縁物の厚さは数100オングストローム程度とし、この絶縁物形成工程に続いて第2の工程としてスパッタ法等によりアルミナ膜を再形成して数1000オングストローム程度の厚膜にしてもよい。この場合もスパッタによる損傷は第1の工程の絶縁物による保護により結晶中には及ばないため、高信頼な保護膜形成法として有効である。

以下、本発明を実施例によって詳しく説明する。
適用した半導体は砒化ガリウム半導体であるが他の半導体についても同様であることは言うまでもない。また以下に示す実施例では反応性ガスとして酸素を用いたがアンモニア等他のガスでも同様の効果が得られる。第1図は本発明に用いた装置である。砒化ガリウム半導体11は先ず 10^{-12} Torr. の超高真空を有する表面清浄化室において、イオンスパッタ銃13および分子線発生

セル14を用いてストイキオメトリの維持された清浄な砒化ガリウム表面を形成した。しかる後、アルミニウム金属蒸着セル15を用いて超清浄表面上に約50Åのアルミニウム薄膜を形成した。この時、砒化ガリウムは500℃の真空中に保持していた。しかる後、ゲートバルブ16で分離されている絶縁化処理室17へ試料を移送し反応ガス導入口18を通じて高純度酸素を導入した。酸素導入の際、試料温度は500℃に保持しておいた。それにより、砒化ガリウム表面上に形成されていた50Åのアルミニウム金属は酸化アルミニウム(Al_2O_3)に変化した。上記の方法で形成された Al_2O_3 は前述の如く、従来のスパッタ法によって形成される Al_2O_3 に比べ半導体表面の損傷は無しである。この事実は絶縁膜/砒化ガリウム界面の界面単位密度の評価によって明らかにされた。第2図は容量-電圧特性から求めた界面単位密度である。図中の21は従来のスパッタ法で砒化ガリウム半導体上に Al_2O_3 を形成した場合、22は本発明によって形成した Al_2O_3 の場合の界面単位密

度分布であるが、本発明によって界面単位密度が従来の $10^{11} \sim 10^{12} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ から $10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ に改善されているのが明らかである。

上記実施例では、絶縁膜として Al_2O_3 の場合について説明したが他の絶縁膜の形成についても同様の効果が得られた。

以上のように本発明によれば界面損傷のない安定な表面保護膜を形成することが可能で従って半導体レーザや受光素子の長寿命化を確立することが可能である。

図面の簡単な説明

第1図は本発明に用いた装置の構成図で、11は半導体試料、12は表面清浄化室、13はイオンスパッタ銃、14は分子線発生セル、15は金属蒸着セル、16はゲートバルブ、17は絶縁化処理室、18は反応ガス導入口である。

第2図は、絶縁膜-半導体界面の界面単位密度分布を示す図で、21は従来法による場合、22は本発明による場合を示している。

才 1 図

